CF013949 US/ SPI PF 09/426, 396 /sti

日本国等新 PATENT OFFICE JAPANESE GOVERNMENT

別紙添付の警題に記載されている事項は下記の出願警題に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

1998年10月27日

出 願 番 号 Application Number:

平成10年特許願第306182号

出 願 人 Applicant (s):

キヤノン株式会社



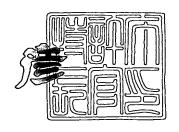
1999年11月19日

特許庁長官 Commissioner, Patent Office









【書類名】

特許願

【整理番号】

3854020

【提出日】

平成 9年10月27日

【あて先】

特許庁長官

殿

【国際特許分類】

B41J 2/05

【発明の名称】

ヘッド基体、プリンタヘッド、プリンタ装置

【請求項の数】

21

【発明者】

【住所又は居所】

東京都大田区下丸子3丁目30番2号 キヤノン株式会

社内

【氏名】

今仲 良行

【発明者】

【住所又は居所】

東京都大田区下丸子3丁目30番2号 キヤノン株式会

社内

【氏名】

斉藤 一郎

【発明者】

【住所又は居所】

東京都大田区下丸子3丁目30番2号 キヤノン株式会

社内

【氏名】

小川 正彦

【特許出願人】

【識別番号】

000001007

【氏名又は名称】 キヤノン株式会社

【代理人】

【識別番号】

100070219

【弁理士】

【氏名又は名称】

若林 忠

【電話番号】

03-3585-1882

【選任した代理人】

【識別番号】

100100893

【弁理士】

【氏名又は名称】 渡辺 勝

【選任した代理人】

【識別番号】 100088328

【弁理士】

【氏名又は名称】 金田 暢之

【選任した代理人】

【識別番号】 100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【手数料の表示】

【予納台帳番号】 015129

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ヘッド基体、プリンタヘッド、プリンタ装置【特許請求の範囲】

【請求項1】 プリンタ本体に着脱自在に装着されるプリンタヘッドのヘッド基体であって、

二値状態が印刷動作の有無に対応した二値論理信号と印刷画像信号と印刷クロック信号とを少なくとも内包する印刷動作の各種信号が個々に外部入力される複数の外部接続端子と、該外部接続端子に外部入力される前記二値論理信号が第一状態のときに印刷画像信号と印刷クロック信号とが外部入力されると印刷動作を実行する印刷実行手段と、データ書込とデータ読出との少なくとも一方であるメモリアクセスが実行されるデータ記憶手段と、所定のアクセス許可信号が外部入力されているときにメモリクロック信号に対応したタイミングで前記データ記憶手段にメモリアクセスを実行するメモリアクセス手段と、を具備しているヘッド基体において、

前記外部接続端子に外部入力される前記二値論理信号を前記メモリアクセス手 段に供給するとともに前記外部接続端子の特定の一個の入力信号をメモリクロッ ク信号として前記メモリアクセス手段に供給する端子共用手段を具備しており、

前記メモリアクセス手段は第二状態の前記二値論理信号を前記アクセス許可信 号として認識することを特徴とするヘッド基体。

【請求項2】 前記印刷実行手段は、前記外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷出力し、

前記端子共用手段は、印刷画像信号がシリアル入力される一個の前記外部接続端子の入力信号を書込データとして前記メモリアクセス手段にシリアル供給する 請求項1記載のヘッド基体。

【請求項3】 前記印刷実行手段は、前記外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷出力し、

前記端子共用手段は、印刷画像信号がシリアル入力される一個の前記外部接続端子に前記メモリアクセス手段の読出データをシリアル供給する請求項1記載の ヘッド基体。 【請求項4】 前記印刷実行手段は、前記外部接続端子の特定の複数にパラレル入力される印刷画像信号を印刷出力し、

前記端子共用手段は、印刷画像信号がパラレル入力される複数の前記外部接続端子の入力信号を書込データとして前記メモリアクセス手段にパラレル供給する 請求項1記載のヘッド基体。

【請求項5】 前記印刷実行手段は、前記外部接続端子の特定の複数にパラレル入力される印刷画像信号を印刷出力し、

前記端子共用手段は、印刷画像信号がパラレル入力される複数の前記外部接続端子に前記メモリアクセス手段の読出データをパラレル供給する請求項1記載の ヘッド基体。

【請求項6】 前記印刷実行手段は、前記外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから前記外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタを具備しており、

前記端子共用手段は、前記シフトレジスタのリセット信号を前記アクセス許可信号となる前記二値論理信号として前記メモリアクセス手段に供給する請求項1ないし5の何れか一記載のヘッド基体。

【請求項7】 前記印刷実行手段は、前記外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから前記外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタと、前記外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから前記シフトレジスタからパラレル出力される印刷画像信号を一時保持してパラレル出力するラッチ回路と、を具備しており、

前記端子共用手段は、前記ラッチ回路のリセット信号を前記アクセス許可信号となる前記二値論理信号として前記メモリアクセス手段に供給する請求項1ないし5の何れか一記載のヘッド基体。

【請求項8】 前記印刷実行手段は、前記外部接続端子の特定の一個に外部 入力されるリセット信号でリセットされてから前記外部接続端子の特定の一個に シリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタと、前記リセット信号でリセットされてから前記シフトレジスタからパラレル出力される印刷画像信号を一時保持してパラレル出力するラッチ回路と、を具備しており、

前記端子共用手段は、前記リセット信号を前記アクセス許可信号となる前記二 値論理信号として前記メモリアクセス手段に供給する請求項1ないし5の何れか 一記載のヘッド基体。

【請求項9】 前記印刷実行手段は、前記外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから前記外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタと、該シフトレジスタからパラレル出力される印刷画像信号を前記外部接続端子の特定の一個に外部入力されるラッチ信号に対応したタイミングで一時保持してからパラレル出力するラッチ回路と、を具備しており、

前記端子共用手段は、前記ラッチ信号を前記アクセス許可信号となる前記二値 論理信号として前記メモリアクセス手段に供給する請求項1ないし5の何れか一 記載のヘッド基体。

【請求項10】 前記印刷実行手段は、前記ラッチ回路からパラレル出力される印刷画像信号を前記外部接続端子の特定の一個に外部入力される印刷パルス信号に対応して印刷出力する複数の印刷素子も具備している請求項7ないし9の何れか一記載のヘッド基体。

【請求項11】 前記端子共用手段は、前記シフトレジスタの印刷クロック信号を前記メモリアクセス手段にメモリクロック信号として供給する請求項6ないし10の何れか一記載のヘッド基体。

【請求項12】 前記データ記憶手段は、メモリアクセスとしてデータ書込とデータ読出との両方が実行され、

前記メモリアクセス手段は、外部入力されるモード切換信号に対応して前記データ記憶手段にデータ書込とデータ読出との一方を選択的に実行し、

前記端子共用手段は、前記外部接続端子の特定の一個の入力信号をモード切換

信号として前記メモリアクセス手段に供給する請求項1ないし11の何れか一記載のヘッド基体。

【請求項13】 前記印刷実行手段は、特定の前記外部接続端子から駆動電力が外部入力され、

前記端子共用手段は、前記印刷実行手段の駆動電力を前記メモリアクセス手段 に供給する請求項1ないし12の何れか一記載のヘッド基体。

【請求項14】 前記外部接続端子と前記印刷実行手段と前記データ記憶手段と前記メモリアクセス手段と前記端子共用手段とが一個のベース基板に形成された層膜からなる請求項1ないし13の何れか一記載のヘッド基体。

【請求項15】 プリンタ本体に着脱自在に装着されるプリンタヘッドであって、

請求項1ないし14の何れか一記載のヘッド基体を具備しているプリンタヘッド。

【請求項16】 プリンタ本体に着脱自在に装着されるプリンタヘッドであって、

二値状態が印刷動作の有無に対応した二値論理信号と印刷画像信号と印刷クロック信号とを少なくとも内包する印刷動作の各種信号が個々に外部入力される複数の外部接続端子と、該外部接続端子に外部入力される前記二値論理信号が第一状態のときに印刷画像信号と印刷クロック信号とが外部入力されると印刷動作を実行する印刷実行手段と、データ書込とデータ読出との少なくとも一方であるメモリアクセスが実行されるデータ記憶手段と、所定のアクセス許可信号が外部入力されているときにメモリクロック信号に対応したタイミングで前記データ記憶手段にメモリアクセスを実行するメモリアクセス手段と、を具備しているプリンタヘッドにおいて、

前記外部接続端子に外部入力される前記二値論理信号を前記メモリアクセス手段に供給するとともに前記外部接続端子の特定の一個の入力信号をメモリクロック信号として前記メモリアクセス手段に供給する端子共用手段を具備しており、

前記メモリアクセス手段は第二状態の前記二値論理信号を前記アクセス許可信 号として認識することを特徴とするプリンタヘッド。 【請求項17】 請求項15または16記載のプリンタヘッドと、

該プリンタヘッドの複数の前記外部接続端子の各々に第一状態の二値論理信号とともに印刷画像信号や印刷クロック信号などの各種信号を個々に送信して前記印刷実行手段に印刷動作を実行させる印刷入力手段と、

前記プリンタヘッドの複数の前記外部接続端子に第二状態の二値論理信号とと もにメモリクロック信号などを送信して前記メモリアクセス手段にメモリアクセ スを実行させるアクセス制御手段と、

を具備しているプリンタ装置。

【請求項18】 前記プリンタヘッドが請求項2記載のヘッド基体を具備しており、

前記印刷入力手段は、前記外部接続端子の特定の一個に印刷画像信号をシリア ル送信し、

前記アクセス制御手段は、印刷画像信号がシリアル入力される一個の前記外部接続端子に前記メモリアクセス手段の書込データをシリアル送信する請求項17 記載のプリンタ装置。

【請求項19】 前記プリンタヘッドが請求項3記載のヘッド基体を具備しており、

前記印刷入力手段は、前記外部接続端子の特定の一個に印刷画像信号をシリアル送信し、

前記アクセス制御手段は、印刷画像信号がシリアル入力される一個の前記外部接続端子から前記メモリアクセス手段の読出データをシリアル受信する請求項17記載のプリンタ装置。

【請求項20】 前記プリンタヘッドが請求項4記載のヘッド基体を具備しており、

前記印刷入力手段は、前記外部接続端子の特定の複数に印刷画像信号をパラレル送信し、

前記アクセス制御手段は、印刷画像信号がパラレル入力される複数の前記外部接続端子に前記メモリアクセス手段の書込データをパラレル送信する請求項17 記載のプリンタ装置。 【請求項21】 前記プリンタヘッドが請求項5記載のヘッド基体を具備しており、

前記印刷入力手段は、前記外部接続端子の特定の複数に印刷画像信号をパラレル送信し、

前記アクセス制御手段は、印刷画像信号がパラレル入力される複数の前記外部接続端子から前記メモリアクセス手段の読出データをパラレル受信する請求項17記載のプリンタ装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、一個のベース基板に各種層膜が積層されているヘッド基体、このヘッド基体を利用したプリンタヘッド、このプリンタヘッドを利用したプリンタ装置、に関する。

[0002]

【従来の技術】

従来、各種方式のプリンタ装置が実施されており、例えば、インクジェットプリンタのようにプリンタヘッドが交換自在なものもある。例えば、インクジェットプリンタの場合、プリンタ本体とプリンタヘッドとに多数の外部接続端子が設けられ、プリンタヘッドをプリンタ本体に装着すると双方の外部接続端子が接続される。

[0003]

このような状態でプリンタ本体は印刷画像信号や印刷クロック信号などの各種信号をプリンタヘッドに転送できるので、このプリンタヘッドは外部入力される印刷画像信号を印刷クロック信号に対応したタイミングで印刷出力することになる。

[0004]

現在、上述のようにプリンタヘッドが交換自在なプリンタ装置において、プリンタヘッドに自身のID(Identity)コードなどの各種データを読出自在に記憶させることが提案されている。このため、プリンタヘッドにROM(Read Only Mem

ory)等のデータ記憶手段を搭載することが提案されており、例えば、特開平3-126560号公報、特開平8-177732号公報、USP5504507、USP536314等に開示されている。

[0005]

【発明が解決しようとする課題】

上述のようなプリンタヘッドは、プリンタ本体に交換自在に装着することができ、各種データをデータ記憶手段により読出自在に記憶することもできる。

[0006]

しかし、プリンタヘッドにROM等のデータ記憶手段を搭載すると、そのメモリアクセスを実行するために専用の複数の外部接続端子をプリンタヘッドとプリンタ本体とに増設することになる。この場合、プリンタヘッドとプリンタ本体との外部接続端子の部分が大型化することになり、プリンタヘッドとプリンタ本体との生産性も低下することになる。

[0007]

本発明は上述のような課題に鑑みてなされたものであり、データ記憶手段を搭載しても外部接続端子の増設を最小としながら印刷動作とメモリアクセスとの両方を実行できるヘッド基体、このヘッド基体を利用したプリンタヘッド、このプリンタヘッドを利用したプリンタ装置、を提供することを目的とする。

[8000]

【課題を解決するための手段】

本発明のヘッド基体は、プリンタ本体に着脱自在に装着されるプリンタヘッド のヘッド基体であって、

二値状態が印刷動作の有無に対応した二値論理信号と印刷画像信号と印刷クロック信号とを少なくとも内包する印刷動作の各種信号が個々に外部入力される複数の外部接続端子と、該外部接続端子に外部入力される前記二値論理信号が第一状態のときに印刷画像信号と印刷クロック信号とが外部入力されると印刷動作を実行する印刷実行手段と、データ書込とデータ読出との少なくとも一方であるメモリアクセスが実行されるデータ記憶手段と、所定のアクセス許可信号が外部入力されているときにメモリクロック信号に対応したタイミングで前記データ記憶

手段にメモリアクセスを実行するメモリアクセス手段と、を具備しているヘッド 基体において、

前記外部接続端子に外部入力される前記二値論理信号を前記メモリアクセス手段に供給するとともに前記外部接続端子の特定の一個の入力信号をメモリクロック信号として前記メモリアクセス手段に供給する端子共用手段を具備しており、前記メモリアクセス手段は第二状態の前記二値論理信号を前記アクセス許可信号として認識する。

[0009]

従って、本発明のヘッド基体を具備したプリンタヘッドをプリンタ本体に装着すると、印刷動作の実行時には、ヘッド基体の外部接続端子にプリンタ本体から印刷動作の各種信号が外部入力されるので、印刷実行手段は外部入力される二値論理信号が第一状態のときに印刷画像信号と印刷クロック信号とが外部入力されると印刷動作を実行する。しかし、メモリアクセスの実行時には、ヘッド基体の外部接続端子にプリンタ本体からメモリアクセスの各種信号が外部入力されるので、メモリアクセス手段はアクセス許可信号が外部入力されているときにメモリクロック信号に対応したタイミングでデータ記憶手段にメモリアクセスを実行する。ただし、端子共用手段が外部接続端子に外部入力される二値論理信号をメモリアクセス手段に供給し、このメモリアクセス手段は第二状態の前記二値論理信号をアクセス許可信号として認識するので、このアクセス許可信号をメモリアクセス手段に転送するために専用の外部接続端子を用意する必要がない。

[0010]

上述のようなヘッド基体において、前記印刷実行手段は、前記外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷出力し、前記端子共用手段は、印刷画像信号がシリアル入力される一個の前記外部接続端子の入力信号を書込データとして前記メモリアクセス手段にシリアル供給することも可能である。

[0011]

上述のようなヘッド基体において、前記印刷実行手段は、前記外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷出力し、前記端子共用手段は、印刷画像信号がシリアル入力される一個の前記外部接続端子に前記メモリア

クセス手段の読出データをシリアル供給することも可能である。

[0012]

上述のようなヘッド基体において、前記印刷実行手段は、前記外部接続端子の特定の複数にパラレル入力される印刷画像信号を印刷出力し、前記端子共用手段は、印刷画像信号がパラレル入力される複数の前記外部接続端子の入力信号を書込データとして前記メモリアクセス手段にパラレル供給することも可能である。

[0013]

上述のようなヘッド基体において、前記印刷実行手段は、前記外部接続端子の特定の複数にパラレル入力される印刷画像信号を印刷出力し、前記端子共用手段は、印刷画像信号がパラレル入力される複数の前記外部接続端子に前記メモリアクセス手段の読出データをパラレル供給することも可能である。

[0014]

上述のようなヘッド基体において、前記印刷実行手段は、前記外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから前記外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタを具備しており、前記端子共用手段は、前記シフトレジスタのリセット信号を前記アクセス許可信号となる前記二値論理信号として前記メモリアクセス手段に供給することも可能である。

[0015]

上述のようなヘッド基体において、前記印刷実行手段は、前記外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから前記外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタと、前記外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから前記シフトレジスタからパラレル出力される印刷画像信号を一時保持してパラレル出力するラッチ回路と、を具備しており、前記端子共用手段は、前記ラッチ回路のリセット信号を前記アクセス許可信号となる前記二値論理信号として前記メモリアクセス手段に供給することも可能である。



[0016]

上述のようなヘッド基体において、前記印刷実行手段は、前記外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから前記外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタと、前記リセット信号でリセットされてから前記シフトレジスタからパラレル出力される印刷画像信号を一時保持してパラレル出力するラッチ回路と、を具備しており、前記端子共用手段は、前記リセット信号を前記アクセス許可信号となる前記二値論理信号として前記メモリアクセス手段に供給することも可能である。

[0017]

上述のようなヘッド基体において、前記印刷実行手段は、前記外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから前記外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタと、該シフトレジスタからパラレル出力される印刷画像信号を前記外部接続端子の特定の一個に外部入力されるラッチ信号に対応したタイミングで一時保持してからパラレル出力するラッチ回路と、を具備しており、前記端子共用手段は、前記ラッチ信号を前記アクセス許可信号となる前記二値論理信号として前記メモリアクセス手段に供給することも可能である。

[0018]

上述のようなヘッド基体において、前記印刷実行手段は、前記ラッチ回路からパラレル出力される印刷画像信号を前記外部接続端子の特定の一個に外部入力される印刷パルス信号に対応して印刷出力する複数の印刷素子も具備していることも可能である。

[0019]

上述のようなヘッド基体において、前記端子共用手段は、前記シフトレジスタの印刷クロック信号を前記メモリアクセス手段にメモリクロック信号として供給することも可能である。

[0020]

上述のようなヘッド基体において、前記データ記憶手段は、メモリアクセスとしてデータ書込とデータ読出との両方が実行され、前記メモリアクセス手段は、外部入力されるモード切換信号に対応して前記データ記憶手段にデータ書込とデータ読出との一方を選択的に実行し、前記端子共用手段は、前記外部接続端子の特定の一個の入力信号をモード切換信号として前記メモリアクセス手段に供給す

[0021]

ることも可能である。

上述のようなヘッド基体において、前記印刷実行手段は、特定の前記外部接続端子から駆動電力が外部入力され、前記端子共用手段は、前記印刷実行手段の駆動電力を前記メモリアクセス手段に供給することも可能である。

[0022]

上述のようなヘッド基体において、前記外部接続端子と前記印刷実行手段と前記データ記憶手段と前記メモリアクセス手段と前記端子共用手段とが一個のベース基板に形成された層膜からなることも可能である。

[0023]

本発明の第一のプリンタヘッドは、プリンタ本体に着脱自在に装着されるプリ ンタヘッドであって、

本発明のヘッド基体を具備している。

[0024]

本発明の第二のプリンタヘッドは、プリンタ本体に着脱自在に装着されるプリンタヘッドであって、

二値状態が印刷動作の有無に対応した二値論理信号と印刷画像信号と印刷クロック信号とを少なくとも内包する印刷動作の各種信号が個々に外部入力される複数の外部接続端子と、該外部接続端子に外部入力される前記二値論理信号が第一状態のときに印刷画像信号と印刷クロック信号とが外部入力されると印刷動作を実行する印刷実行手段と、データ書込とデータ読出との少なくとも一方であるメモリアクセスが実行されるデータ記憶手段と、所定のアクセス許可信号が外部入力されているときにメモリクロック信号に対応したタイミングで前記データ記憶手段にメモリアクセスを実行するメモリアクセス手段と、を具備しているプリン

タヘッドにおいて、

前記外部接続端子に外部入力される前記二値論理信号を前記メモリアクセス手段に供給するとともに前記外部接続端子の特定の一個の入力信号をメモリクロック信号として前記メモリアクセス手段に供給する端子共用手段を具備しており、

前記メモリアクセス手段は第二状態の前記二値論理信号を前記アクセス許可信 号として認識する。

[0025]

本発明のプリンタ装置は、本発明のプリンタヘッドと、該プリンタヘッドの複数の前記外部接続端子の各々に第一状態の二値論理信号とともに印刷画像信号や印刷クロック信号などの各種信号を個々に送信して前記印刷実行手段に印刷動作を実行させる印刷入力手段と、前記プリンタヘッドの複数の前記外部接続端子に第二状態の二値論理信号とともにメモリクロック信号などを送信して前記メモリアクセス手段にメモリアクセスを実行させるアクセス制御手段と、を具備している。

[0026]

上述のようなプリンタ装置において、前記印刷入力手段は、前記外部接続端子の特定の一個に印刷画像信号をシリアル送信し、前記アクセス制御手段は、印刷画像信号がシリアル入力される一個の前記外部接続端子に前記メモリアクセス手段の書込データをシリアル送信することも可能である。

[0027]

上述のようなプリンタ装置において、前記印刷入力手段は、前記外部接続端子の特定の一個に印刷画像信号をシリアル送信し、前記アクセス制御手段は、印刷画像信号がシリアル入力される一個の前記外部接続端子から前記メモリアクセス手段の読出データをシリアル受信することも可能である。

[0028]

上述のようなプリンタ装置において、前記印刷入力手段は、前記外部接続端子の特定の複数に印刷画像信号をパラレル送信し、前記アクセス制御手段は、印刷画像信号がパラレル入力される複数の前記外部接続端子に前記メモリアクセス手段の書込データをパラレル送信することも可能である。

[0029]

上述のようなプリンタ装置において、前記印刷入力手段は、前記外部接続端子の特定の複数に印刷画像信号をパラレル送信し、前記アクセス制御手段は、印刷画像信号がパラレル入力される複数の前記外部接続端子から前記メモリアクセス手段の読出データをパラレル受信することも可能である。

[0030]

なお、本発明で云う各種手段は、その機能を実現するように形成されていれば 良く、例えば、専用のハードウェア、適正な機能がプログラムにより付与された コンピュータ、適正なプログラムによりコンピュータの内部に実現された機能、 これらの組み合わせ、等を許容する。

[0031]

【発明の実施の形態】

本発明の実施の一形態を図面を参照して以下に説明する。なお、図1は本実施の形態のヘッド基体の回路構造を示すブロック図、図2はプリンタ装置の外観を示す斜視図、図3はプリンタ装置の回路構造を示す模式的なブロック図、図4ないし図8は各種の変形例のヘッド基体の回路構造を示すブロック図、である。

[0032]

本実施の形態の画像処理システム100は、図5に示すように、中央制御装置であるホストコンピュータ200とプリンタ装置であるインクジェットプリンタ300とホストコンピュータ200とが通信ケーブル210で接続されている。

[0033]

本実施の形態のインクジェットプリンタ300は、図2に示すように、プリンタヘッド400を具備しており、このプリンタヘッド400は、ヘッド基体401とカバー部材(図示せず)からなる。ヘッド基体401は、図1に示すように、ベース基板410を具備しており、このベース基板410の表面に各種部材が層膜などで形成されている。

[0034]

本実施の形態のヘッド基体401では、ベース基板410の表面の前縁部に印

\O/

刷素子として多数のヒータ素子411が形成されており、この多数のヒータ素子411によりヒータ部412が形成されている。多数のヒータ素子411の各々の一端には多数のパワートランジスタ413のソース電極が個々に接続されており、これらのパワートランジスタ413によりドライバ回路414が形成されている。

[0035]

多数のヒータ素子411の他端と多数のパワートランジスタ413のドレイン電極とは外部接続端子である一対のヒータ電源端子415,416に接続されており、多数のパワートランジスタ413のゲート電極には、ヒータロジック回路417の多数のアンドゲート418が個々に接続されているので、このヒータロジック回路417とドライバ回路414とヒータ部412とで印刷実行手段が形成されている。

[0036]

なお、ヒータ素子411は、例えば、窒化タンタル、タンタルアルミ、タンタル窒化珪素、等を材料とする層膜からなり、ヒータ電源端子415,416からドライバ回路414を介して供給される駆動電力により発熱する。

[0037]

これら多数のアンドゲート418は複数の制御ブロックに分割されてマトリクス配線されているので、その制御ブロックごとに多数のアンドゲート418に外部接続端子である複数のブロック端子419が接続されている。さらに、多数のアンドゲート418には、外部接続端子である一個のパルス端子420と一個のラッチ回路421も接続されており、このラッチ回路421にはシフトレジスタ422が並列に接続されている。

[0038]

ラッチ回路421とシフトレジスタ422には、外部接続端子である一個のリセット端子423が共通に接続されるとともに、外部接続端子である各々固有のクロック端子424,425も個々に接続されており、シフトレジスタ422には、外部接続端子である一個のデータ端子426も接続されている。

[0039]

ブロック端子419には、多数のヒータ素子411の複数の制御ブロックを選択する選択信号が入力され、パルス端子420には、ヒータ素子411の発熱時間を制御する印刷パルス信号が入力される。リセット端子423には、二値状態が印刷動作の有無に対応した二値論理信号として、ラッチ回路421とシフトレジスタ422とをリセットするリセット信号が入力される。

[0040]

クロック端子424には、ラッチ回路421のデータラッチを動作制御するラッチ信号が入力され、クロック端子425には、シフトレジスタ422のデータシフトの動作周波数を決定する印刷クロック信号が入力される。

[0041]

データ端子426には印刷画像信号がシリアル入力されるので、このシリアルな印刷画像信号をシフトレジスタ422がパラレルに変換する。このパラレルな印刷画像信号をラッチ回路421が一時保持してからアンドゲート418を介してドライバ回路414に供給するので、これで多数のヒータ素子411が印刷画像信号に対応して発熱する。

[0042]

また、ベース基板410の表面には、温度センサや保温ヒータからなるセンサユニット430も形成されており、このセンサユニット430には外部接続端子である一対のセンサ端子431が接続されている。また、外部接続端子として一対の電源端子432,433も形成されており、これらの電源端子432,433が各部に接続されている。

[0043]

センサユニット430は、ベース基板410の保温加熱と温度測定とを実行し、センサ端子431は、センサユニット430の制御信号が外部入力される。電源端子432,433には、各部に供給される駆動電力が供給されるので、この駆動電力によりヒータロジック回路417などが動作する。

[0044]

そして、本実施の形態のヘッド基体401では、ベース基板410の表面にデータ記憶手段としてヒューズROM441も形成されており、このヒューズRO

M441を包囲するようにメモリアクセス手段であるヒューズロジック回路44 2が形成されている。

[0045]

ヒューズROM441には、プリンタヘッド400のIDコードやヒータ部412の動作特性などの各種データが出荷以前の時点でデータ記録されており、ヒューズロジック回路442は、ヒューズROM441のデータ記録やデータ読出であるメモリアクセスを実行する。上述のようにヒューズROM441は、記憶するデータがIDコードや動作特性であるため、ここでは100ビット以下の記憶容量に形成されている。

[0046]

そして、本実施の形態のプリンタヘッド400では、ヒューズロジック回路442が、印刷ロジック回路417に接続されている前述の外部接続端子423,425,426に、端子共用手段である信号配線444により共通に接続されている。

[0047]

このため、リセット端子423に外部入力されるシフトレジスタ422とラッチ信号421とのリセット信号が信号配線444によりヒューズロジック回路442に供給されるので、このヒューズロジック回路442は、第二状態のリセット信号をアクセス許可信号として認識する。

[0048]

また、クロック端子425に外部入力されるシフトレジスタ422の入力信号が信号配線445によりヒューズロジック回路442にメモリクロック信号として供給され、ヒューズロジック回路442の読出データが信号配線446によりデータ端子426にシリアル転送される。

[0049]

ヒューズロジック回路442は、上述のようにアクセス許可信号を認識した状態ではヒューズROM441にメモリアクセスできる状態となるので、この状態でメモリクロック信号が外部入力されると、これに対応したタイミングでヒューズROM441の記憶データをデータ読出する。



[0050]

なお、ヒューズロジック回路442には、外部接続端子として一対のメモリ電源端子447,448も接続されており、これらのメモリ電源端子447,448に外部入力される駆動電力によりヒューズロジック回路442がメモリアクセスする。

[0051]

なお、本実施の形態のヘッド基体401では、カバー部材が所定形状の隔壁となる封止部材とカバー基板からなり、このようなカバー部材がヘッド基体401の表面に接合されることで、封止部材を隔壁としてノズルや供給路やインク溜からなるインク保持部がヘッド基体401の表面に形成されている(図示せず)。

[0052]

本実施の形態のインクジェットプリンタ300では、図4および図5に示すように、上述のような構造のプリンタヘッド400がヘッド移動機構302のキャリッジ303に着脱自在に搭載されており、このキャリッジ303がガイドシャフト304等により主走査方向に移動自在に支持されている。

[0053]

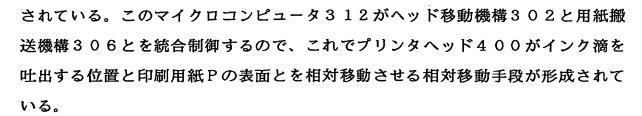
上述のようにプリンタヘッド400には多数の外部接続端子415…が配列されているが、これと対応した配列の多数の外部接続端子(図示せず)がキャリッジ303にも設けられている。このため、プリンタヘッド400をキャリッジ303に搭載すると、プリンタヘッド400の多数の外部接続端子415…がキャリッジ303の多数の外部接続端子に個々に接続される。

[0054]

このキャリッジ303に装着されたプリンタヘッド400と対向する位置には、記録媒体である印刷用紙Pを保持して搬送するプラテンローラ305が配置されており、このプラテンローラ305等により印刷用紙Pを副走査方向に順次搬送する用紙搬送機構306が形成されている。

[0055]

ヘッド移動機構302と用紙搬送機構306とは一個の移動制御回路311に接続されており、この移動制御回路311はマイクロコンピュータ312に接続



[0056]

このマイクロコンピュータ312には、印刷入力手段であるデータ入力回路313、アクセス制御手段であるデータ読出回路314、通信I/F315、等も接続されており、この通信I/F315に通信ケーブル210でホストコンピュータ200が接続されている。

[0057]

データ入力回路313は、キャリッジ303を介してプリンタヘッド400の ヒータロジック回路417に接続されており、データ読出回路315は、キャリッジ303の接続コネクタを介してプリンタヘッド400のヒューズロジック回 路442に接続されている。

[0058]

データ入力回路313は、画像印刷の実行時に、印刷画像信号をプリンタへッド400のヒータロジック回路417に供給し、データ読出回路314は、メモリアクセスの実行時に、プリンタヘッド400のヒューズロジック回路442からヒューズROM441の記憶データを読み出す。

[0059]

より詳細には、データ入力回路313は、図4に示すように、画像印刷の実行時には、第一状態であるロー状態にリセット信号を維持し、印刷画像信号や印刷クロック信号などの各種信号を個々に送信し、ヒータロジック回路417などに印刷動作を実行させる。

[0060]

一方、データ読出回路314は、メモリアクセスの実行時には、第二状態であるハイ状態にリセット信号を維持してメモリクロック信号を送信し、これに同期してヒューズロジック回路442からシリアル転送される読出データをシリアル 受信する。 [0061]

なお、リセット信号がハイ状態となるとシフトレジスタ422とラッチ回路421とはリセットが継続された状態となるので、このメモリアクセスの状態で各種の外部接続端子に各種信号が入出力されても印刷動作が実行されることはない。ヒューズロジック回路442は、リセット信号がハイ状態でメモリクロック信号が入力されるときしかメモリアクセスを実行しないので、印刷動作の実行中にメモリアクセスが発生することもない。

[0062]

マイクロコンピュータ312は、上述のような各種回路311,313,314 も統合制御し、例えば、ホストコンピュータ200から通信 I / F315に入力される印刷画像信号をデータ入力回路313に供給し、データ読出回路314 がプリンタヘッド400から読み出した記憶データを通信 I / F315からホストコンピュータ200に出力する。

[0063]

また、本実施の形態のインクジェットプリンタ300は、インク供給手段であるインクタンク(図示せず)も具備しており、このインクタンクもキャリッジ303のソケット部材(図示せず)を介してプリンタヘッド400のインク保持部に配管されている。インクタンクにはインク液が事前に充填されており、このインク液をプリンタヘッド400に供給する。

[0064]

上述のような構成において、本実施の形態の画像処理システム100では、例えば、ホストコンピュータ200がインクジェットプリンタ300に印刷画像信号を供給するので、この印刷画像信号をインクジェットプリンタ300が印刷用紙Pに印刷出力する。

[0065]

その場合、マイクロコンピュータ312の統合制御によりヘッド移動機構302がプリンタヘッド400を主走査移動させるとともに、用紙搬送機構306が印刷用紙Pを副走査移動させ、これに同期してデータ入力回路313がプリンタヘッド400に印刷画像信号をデータ入力する。

[0066]

プリンタヘッド400は、インクタンクから常時供給されるインク液をインク保持部に保持しており、データ入力される印刷画像信号にヒータロジック回路417が多数のヒータ素子411を選択的に発熱駆動する。この多数のヒータ素子411の選択的な発熱によりインク保持部のインク液が発泡してインク滴が吐出されるので、このインク滴が相対移動する印刷用紙Pの表面に付着してドットマトリクスの画像が形成される。

[0067]

本実施の形態の画像処理システム100では、プリンタヘッド400がヒューズROM441を具備しているので、例えば、プリンタヘッド400の製造を完了して出荷する以前の時点などに、IDコードやヒータ部412の動作特性などがヒューズROM441にデータ記録される。

[0068]

そこで、このようなデータ記録を完了してから出荷されたプリンタヘッド400をインクジェットプリンタ300に装着すると、このインクジェットプリンタ300はデータ読出回路314によりプリンタヘッド400のヒューズROM441から記憶データを読み出すことができる。

[0069]

このため、インクジェットプリンタ300は、例えば、プリンタヘッド400 のヒューズROM441から読み出したヒータ部412の動作特性に対応してヒータ部412に供給する駆動電力を調整するようなことや、プリンタヘッド400のIDコードをホストコンピュータ200に通知するようなことができる。

[0070]

しかも、本実施の形態のインクジェットプリンタ300では、上述のようにプリンタヘッド400にヒューズROM441を搭載しているが、そのメモリアクセスの各種信号を印刷動作に利用される外部接続端子423,425,426で入出力する。

[0071]

このため、ヒューズROM441のメモリアクセスを実行するために専用の外

部接続端子をプリンタヘッド400に増設する必要がなく、プリンタヘッド400の小型軽量化や生産性向上を実現することができる。同様に、キャリッジ303にも外部接続端子を増設する必要がないので、インクジェットプリンタ300は、小型軽量で生産性が良好である。

[0072]

しかも、メモリアクセスの各種信号として印刷動作の各種信号を利用しているので、インクジェットプリンタ300はデータ読出回路314とデータ入力回路313とのハードウェアを多分に共有することができ、その構造が簡単で小型軽量化も実現することができる。

[0073]

なお、本発明は上記形態に限定されるものではなく、その要旨を逸脱しない範囲で各種の変形を許容する。例えば、上記形態ではプリンタ装置として電気熱変換方式のインクジェットプリンタ300を例示したが、本発明はプリンタヘッドを交換する各種方式のプリンタ装置に適用可能である。

[0074]

また、上記形態ではインクジェットプリンタ300とプリンタへッド400とが、一個のデータ端子426により印刷画像信号とともにヒューズROM441の読出データをシリアル転送することを例示したが、これを複数の外部接続端子によりパラレル転送とすることも可能である。

[0075]

さらに、上記形態ではヒータ部412やヒータロジック回路417などとともにヒューズROM441やヒューズロジック回路442も一個のベース基板41 0に層膜で形成することを例示したが、例えば、ヒューズROM441やヒューズロジック回路442となる独立したチップ部品をベース基板410に実装することも可能である。

[0076]

また、上記形態ではヒューズロジック回路442のアクセス許可信号としてシフトレジスタ422とラッチ信号421とのリセット信号を利用することを例示したが、図5に例示するヘッド基体500のように、これをクロック端子424

に外部入力されるラッチ回路421のラッチ信号とすることも可能である。

[0077]

さらに、上記形態ではシフトレジスタ422とラッチ信号421とがリセット 信号を共用することを例示したが、これを別個とすることも可能であり、その場 合、一方のみをヒューズロジック回路442のアクセス許可信号として利用する ことが可能である。

[0078]

また、上記形態ではインクジェットプリンタ300がヒューズROM441に 事前に格納されている記録データをヒューズロジック回路442によりデータ読 出のみ実行することを例示したが、これをデータ書込とすることも可能であり、 データ読出とデータ書込との両方を選択的に実行することも可能である。

[0079]

ただし、このようにメモリアクセスの動作内容を増加させる場合、その制御信号も必要となるので、図6に例示するヘッド基体510のように、ヒューズロジック回路442を四個の外部接続端子423~426に接続することが好適である。

[0080]

また、上記形態でも印刷動作とメモリアクセスとに相互の誤動作は発生しないことを説明したが、この誤動作を厳密に防止したい場合には、図7に例示するヘッド基体520のように、メモリアクセスのイネーブル信号を外部入力する専用の外部接続端子521を増設することが好適である。

[0081]

さらに、図8に例示するヘッド基体530のように、ヒータ部412に駆動電力を供給するヒータ電源端子415,416をヒューズロジック回路442にも接続し、ヒューズロジック回路442に駆動電力を供給する専用のメモリ電源端子447,448を省略することも可能である。

[0082]

この場合、ヒューズロジック回路 4 4 2 に接続される専用の外部接続端子は皆無となるので、ヘッド基体 5 3 0 を利用するプリンタヘッドおよびプリンタ装置

を良好に小型軽量化することができる。同様に、ヒューズロジック回路442を電源端子432,433に接続してヒータ電源端子415,416を省略することも可能である。

[0083]

また、上述したプリンタヘッド400では、ヒータ部412の動作の有無は最終的にパルス端子420に外部入力される印刷パルス信号の有無により決定されるので、例えば、メモリアクセスの実行時に印刷パルス信号を停止させれば、ヒータロジック回路417の各種の信号をメモリアクセスに利用することが可能である。

[0084]

【発明の効果】

本発明は以上説明したように構成されているので、以下に記載するような効果 を奏する。

[0085]

本発明のヘッド基体を具備したプリンタヘッドをプリンタ本体に装着すると、印刷動作の実行時には、ヘッド基体の外部接続端子にプリンタ本体から印刷動作の各種信号が外部入力されるので、印刷実行手段は外部入力される二値論理信号が第一状態のときに印刷画像信号と印刷クロック信号とが外部入力されると印刷動作を実行することができ、メモリアクセスの実行時には、ヘッド基体の外部接続端子にプリンタ本体からメモリアクセスの各種信号が外部入力されるので、メモリアクセス手段はアクセス許可信号が外部入力されているときにメモリクロック信号に対応したタイミングでデータ記憶手段にメモリアクセスを実行することができるが、

端子共用手段が外部接続端子に外部入力される二値論理信号をメモリアクセス 手段に供給し、このメモリアクセス手段は第二状態の前記二値論理信号をアクセス許可信号として認識するので、

このアクセス許可信号をメモリアクセス手段に転送するために専用の外部接続 端子を用意する必要がなく、ヘッド基体とともにプリンタヘッドとプリンタ装置 との小型軽量化と生産性向上とを実現することができる。 [0086]

上述のようなヘッド基体において、印刷実行手段は、外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷出力し、端子共用手段は、印刷画像信号がシリアル入力される一個の外部接続端子の入力信号を書込データとしてメモリアクセス手段にシリアル供給することにより、

印刷画像信号と書込データとの入力を一個の外部接続端子で実行することができる。

[0087]

上述のようなヘッド基体において、印刷実行手段は、外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷出力し、端子共用手段は、印刷画像信号がシリアル入力される一個の外部接続端子にメモリアクセス手段の読出データをシリアル供給することにより、

印刷画像信号の入力と読出データの出力とを一個の外部接続端子で実行することができる。

[0088]

上述のようなヘッド基体において、印刷実行手段は、外部接続端子の特定の複数にパラレル入力される印刷画像信号を印刷出力し、端子共用手段は、印刷画像信号がパラレル入力される複数の外部接続端子の入力信号を書込データとしてメモリアクセス手段にパラレル供給することにより、

印刷画像信号と書込データとの入力を高速に実行することができる。

[0089]

上述のようなヘッド基体において、印刷実行手段は、外部接続端子の特定の複数にパラレル入力される印刷画像信号を印刷出力し、端子共用手段は、印刷画像信号がパラレル入力される複数の外部接続端子にメモリアクセス手段の読出データをパラレル供給することにより、

印刷画像信号の入力と読出データの出力とを高速に実行することができる。

[0090]

上述のようなヘッド基体において、印刷実行手段は、外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから外部接続端子の特定の一

個にシリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタを具備しており、端子共用手段は、シフトレジスタのリセット信号をアクセス許可信号となる二値論理信号としてメモリアクセス手段に供給することにより、

アクセス許可信号として既存の信号を利用することができ、プリンタ装置の回 路構造を簡略化することができる。

[0091]

上述のようなヘッド基体において、印刷実行手段は、外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタと、外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてからシフトレジスタからパラレル出力される印刷画像信号を一時保持してパラレル出力するラッチ回路と、を具備しており、端子共用手段は、ラッチ回路のリセット信号をアクセス許可信号となる二値論理信号としてメモリアクセス手段に供給することにより、

アクセス許可信号として既存の信号を利用することができ、プリンタ装置の回 路構造を簡略化することができる。

[0092]

上述のようなヘッド基体において、印刷実行手段は、外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタと、リセット信号でリセットされてからシフトレジスタからパラレル出力される印刷画像信号を一時保持してパラレル出力するラッチ回路と、を具備しており、端子共用手段は、リセット信号をアクセス許可信号となる二値論理信号としてメモリアクセス手段に供給することにより、

アクセス許可信号として既存の信号を利用することができ、プリンタ装置の回 路構造を簡略化することができる。

[0093]

上述のようなヘッド基体において、印刷実行手段は、外部接続端子の特定の一個に外部入力されるリセット信号でリセットされてから外部接続端子の特定の一個にシリアル入力される印刷画像信号を印刷クロック信号に対応したタイミングで一時保持してパラレル出力するシフトレジスタと、このシフトレジスタからパラレル出力される印刷画像信号を外部接続端子の特定の一個に外部入力されるラッチ信号に対応したタイミングで一時保持してからパラレル出力するラッチ回路と、を具備しており、端子共用手段は、ラッチ信号をアクセス許可信号となる二値論理信号としてメモリアクセス手段に供給することにより、

アクセス許可信号として既存の信号を利用することができ、プリンタ装置の回 路構造を簡略化することができる。

[0094]

上述のようなヘッド基体において、印刷実行手段は、ラッチ回路からパラレル 出力される印刷画像信号を外部接続端子の特定の一個に外部入力される印刷パル ス信号に対応して印刷出力する複数の印刷素子も具備していることにより、

例えば、メモリアクセスの実行時に印刷素子の印刷パルス信号を停止させることにより、印刷動作に利用する各種信号をメモリアクセスに利用することができる。

[0095]

上述のようなヘッド基体において、端子共用手段は、シフトレジスタの印刷クロック信号をメモリアクセス手段にメモリクロック信号として供給することにより、

メモリクロック信号として既存の信号を利用することができ、プリンタ装置の 回路構造を簡略化することができる。

[0096]

上述のようなヘッド基体において、データ記憶手段は、メモリアクセスとして データ書込とデータ読出との両方が実行され、メモリアクセス手段は、外部入力 されるモード切換信号に対応してデータ記憶手段にデータ書込とデータ読出との 一方を選択的に実行し、端子共用手段は、外部接続端子の特定の一個の入力信号 をモード切換信号としてメモリアクセス手段に供給することにより、 データ記憶手段にデータ書込とデータ読出との両方を実行することができる。

[0097]

上述のようなヘッド基体において、印刷実行手段は、特定の外部接続端子から 駆動電力が外部入力され、端子共用手段は、印刷実行手段の駆動電力をメモリア クセス手段に供給することにより、

メモリアクセス手段に駆動電力を供給する外部接続端子も省略することができ 、さらにプリンタヘッドとプリンタ装置との小型軽量化を実現することができる

[0098]

上述のようなヘッド基体において、外部接続端子と印刷実行手段とデータ記憶 手段とメモリアクセス手段と端子共用手段とが一個のベース基板に形成された層 膜からなることにより、

プリンタヘッドを小型軽量に形成することができる。

【図面の簡単な説明】

【図1】

本発明の実施の一形態のヘッド基体の回路構造を示すブロック図である。

【図2】

プリンタ装置の外観を示す斜視図である。

【図3】

プリンタ装置の回路構造を示す模式的なブロック図である。

【図4】

第一の変形例のヘッド基体の回路構造を示すブロック図である。

【図5】

第二の変形例のヘッド基体の回路構造を示すブロック図である。

【図6】

第三の変形例のヘッド基体の回路構造を示すブロック図である。

【図7】

第四の変形例のヘッド基体の回路構造を示すブロック図である。

【図8】

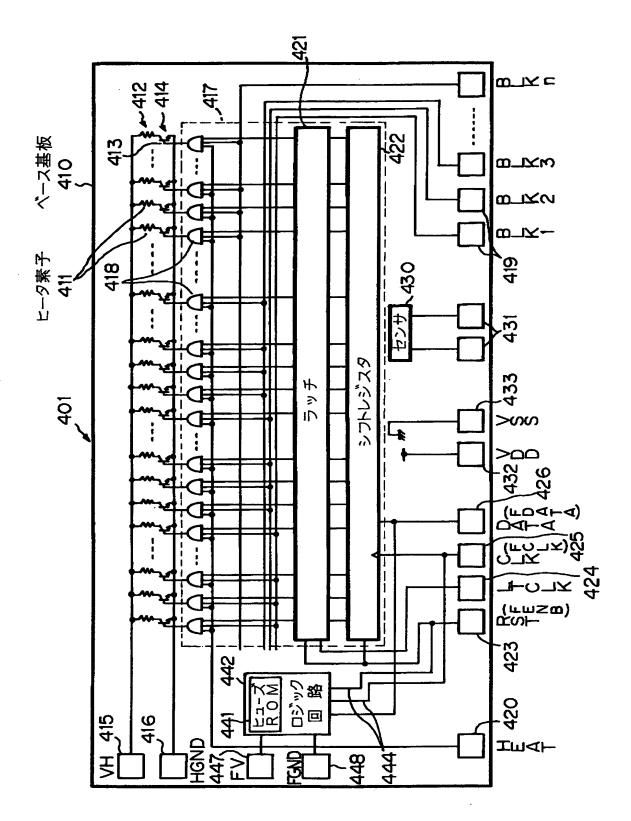
第五の変形例のヘッド基体の回路構造を示すブロック図である。

【符号の説明】

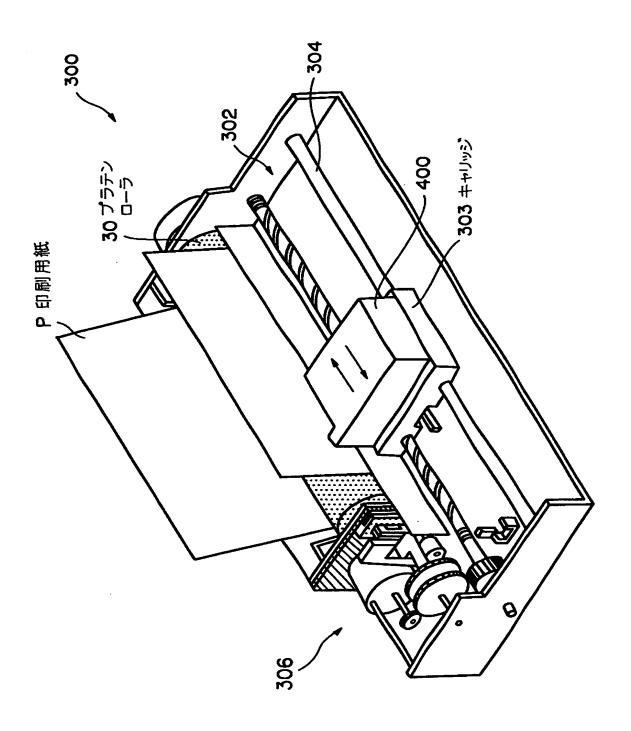
- 300 プリンタ装置であるインクジェットプリンタ
- 313 印刷入力手段であるデータ入力回路
- 314 アクセス制御手段であるデータ読出回路
- 400 プリンタヘッド
- 401,500,510,520,530 ヘッド基体
- 410 ベース基板
- 411 印刷素子であるヒータ素子
- 415,416 外部接続端子であるヒータ電源端子
- 417 ヒータロジック回路
- 419 外部接続端子であるブロック端子
- 420 外部接続端子であるパルス端子
- 423 外部接続端子であるリセット端子
- 424,425 外部接続端子であるクロック端子
- 426 外部接続端子であるデータ端子
- 431 外部接続端子であるセンサ端子
- 432,433 外部接続端子である電源端子
- 441 データ記憶手段であるヒューズROM
- 442 メモリアクセス手段であるヒューズロジック回路
- 444 端子共用手段である信号配線
- P 記録媒体である印刷用紙

【書類名】 図面

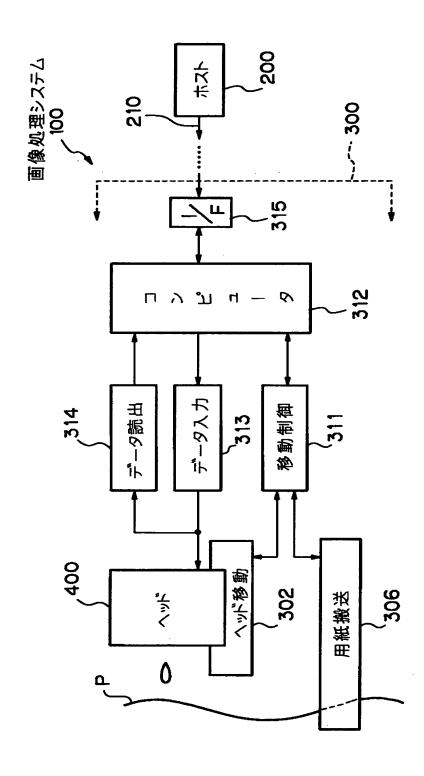
【図1】



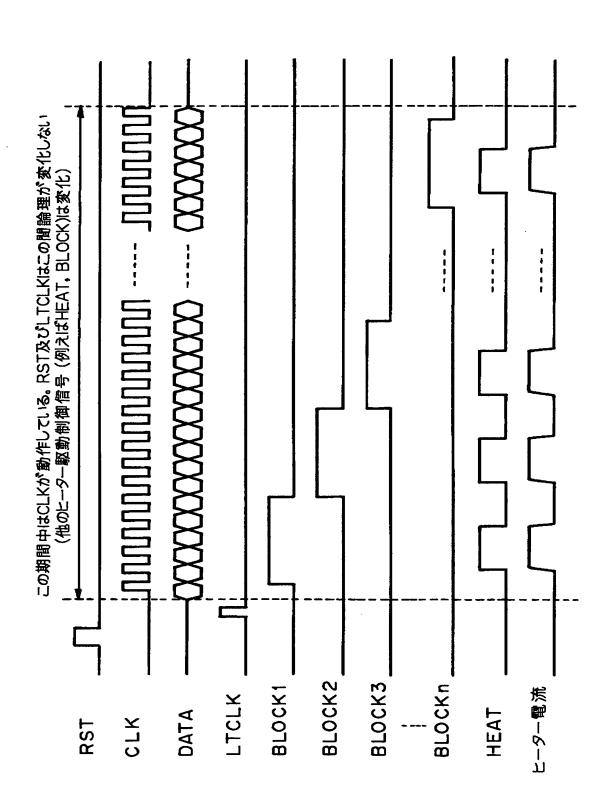
【図2】



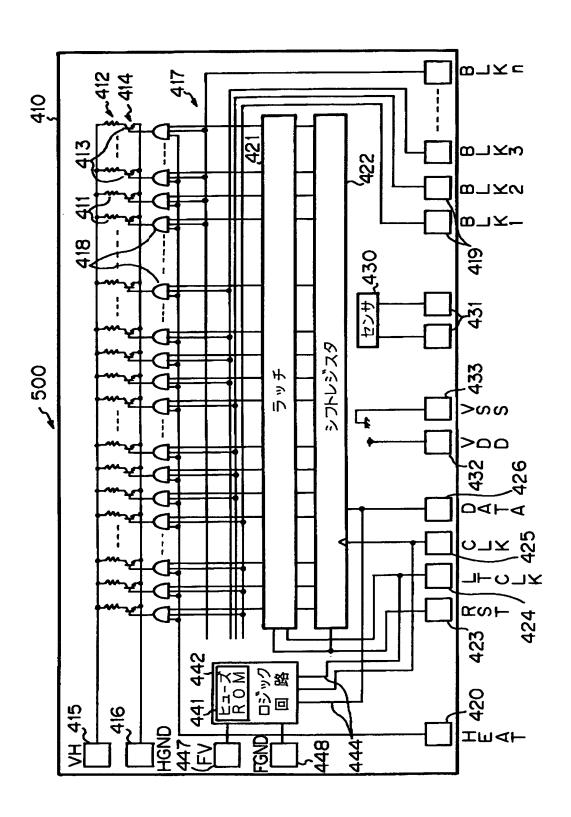
【図3】



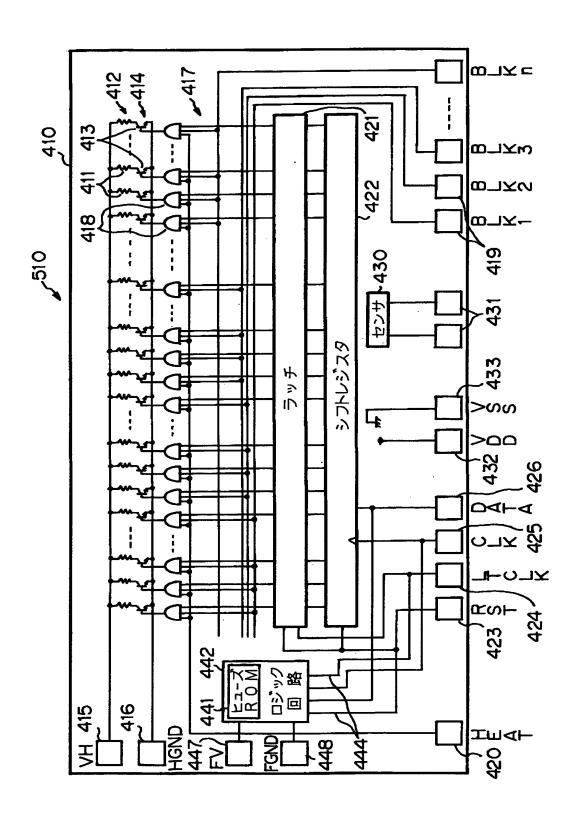
【図4】



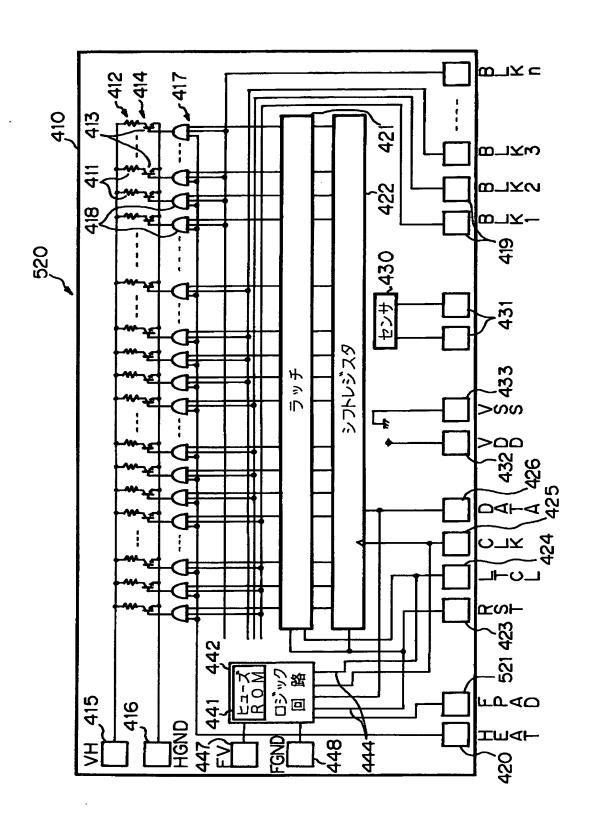
【図5】



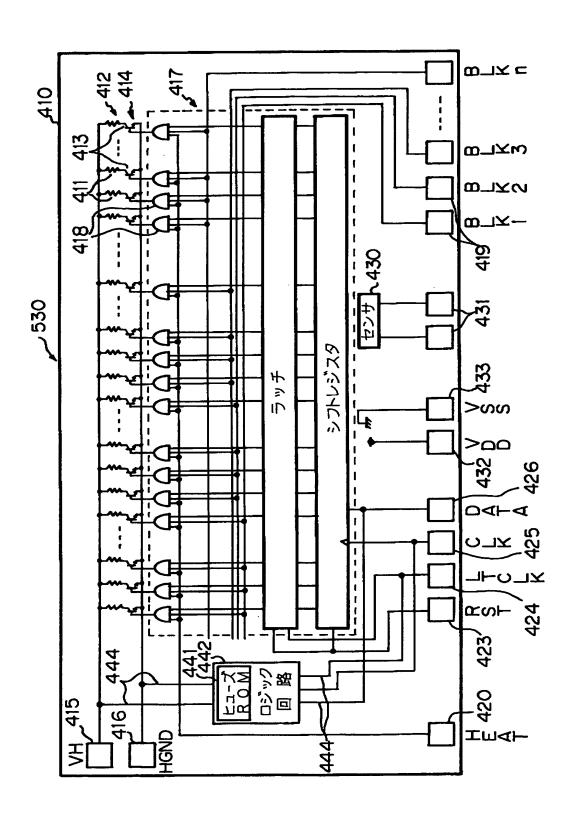
【図6】



【図7】



[図8]



【書類名】

要約書

【要約】

【課題】 プリンタヘッドにデータメモリを搭載しても外部接続端子を増設する ことなくメモリアクセスできるようにする。

【解決手段】 印刷動作を実行しないときに変化しない二値信号をメモリアクセスの許可信号とする。

【選択図】 図1

【書類名】

職権訂正データ

【訂正書類】

特許願

<認定情報・付加情報>

【提出日】

平成10年10月27日

【特許出願人】

【識別番号】

000001007

【住所又は居所】

東京都大田区下丸子3丁目30番2号

【氏名又は名称】

キヤノン株式会社

【代理人】

申請人

【識別番号】

100070219

【住所又は居所】

東京都港区赤坂1丁目9番20号 第16興和ビル

8階 若林国際特許事務所

【氏名又は名称】

若林 忠

【選任した代理人】

【識別番号】

100100893

【住所又は居所】

東京都港区赤坂1丁目9番20号 第16興和ビル

8階

【氏名又は名称】

渡辺 勝

【選任した代理人】

【識別番号】

100088328

【住所又は居所】

東京都港区赤坂1丁目9番20号 第16興和ビル

8階

【氏名又は名称】

金田 暢之

【選任した代理人】

【識別番号】

100106138

【住所又は居所】

東京都港区赤坂1丁目9番20号 第16興和ビル

8階

【氏名又は名称】

石橋 政幸

【選任した代理人】

【識別番号】

100106297

【住所又は居所】

東京都港区赤坂1丁目9番20号 第16興和ビル

8階 若林国際特許事務所

【氏名又は名称】

伊藤 克博

出願人履歴情報

識別番号

[000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都大田区下丸子3丁目30番2号

氏 名 キヤノン株式会社